

SOLUCIÓN



Dpto. Electrónica y Tecnología de Computadores
Universidad de Granada

FUNDAMENTOS TECNOLÓGICOS DE LOS COMPUTADORES

Ingeniería Informática - Examen Junio 2009
Duración: 2 horas

NOMBRE: _____

1. Preguntas Tipo Test. (1 pto.)

¿Quién unificó las leyes del electromagnetismo?

- Maxwell
- Faraday
- Bell
- Marconi

¿Cuál es el semiconductor más barato de producir?

- Silicio
- Germanio
- Arseniuro de Galio

¿De qué tipo era el primer transistor que se fabricó?

- Mosfet
- Transistor Bipolar
- Transistor Bipolar *de Unión*

¿Qué dice la ley de Moore?

- Los circuitos integrados pequeños consumen más
- Los circuitos integrados son más caros cada año que pasa
- El número de transistores integrados se duplica cada dos años.
- En el año 2010 ya no podrá aumentarse el número de transistores por chip.

¿La potencia disipada por una puerta CMOS depende de?:

- Tensión de alimentación
- Frecuencia de trabajo
- Capacidades de las pistas de conexión
- Ninguna de las anteriores

¿El FANOUT a nivel alto de una puerta CMOS?

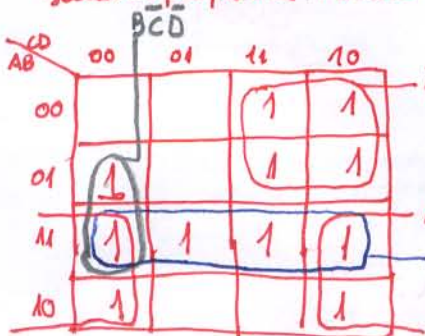
- Es igual al FANOUT de nivel bajo.
- Depende de la temperatura de la puerta.
- Sabemos que $I_{IH-MAX} = I_{IL-MAX}$ pero tendremos que calcular su valor.

¿La potencia disipada por una puerta TTL depende de?:

- Es esencialmente constante
- Frecuencia de trabajo
- Corriente generada por la Tensión

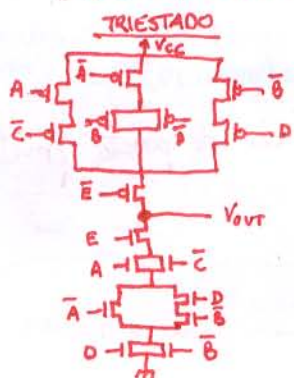
2. Implementa la función lógica $F = \overline{AC} + A(D+B) + DB/C$ con tecnología de OPEN-DRAIN (drenador abierto) CMOS usando el mínimo número de recursos suponiendo que solo existen las señales A,B,C,D y no sus complementarias sabiendo que la puerta debe incluir TRIESTADO (1.25 pto.)

La tecnología OPEN-DRAIN y TRIESTADO no son compatibles, así que se elegirá una de ellas para llegar a la solución propuesta. Primero debemos simplificar.

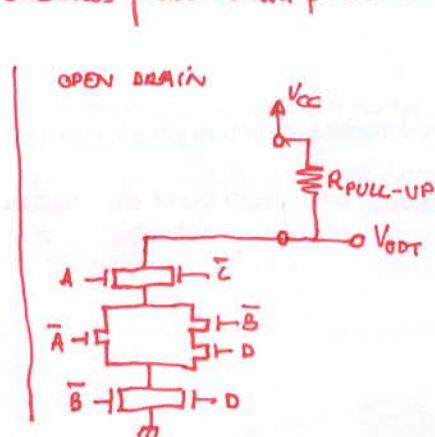


$$F = \overline{AC} + AB + A\overline{D} + B\overline{D}$$

$$= \overline{AC} + A(B + \overline{D}) + B\overline{D}$$



Sacamos factor común para ahorrar algunos:



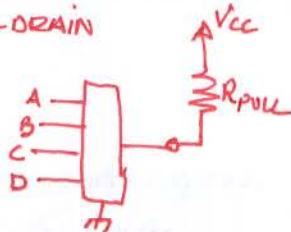
Si el transistor NMOS vale 0.09€ y el PMOS 0.11€ calcula el valor de la puerta que implementa la función lógica. (0.25 pto.)

La implementación OPEN-DRAIN sería la más económica

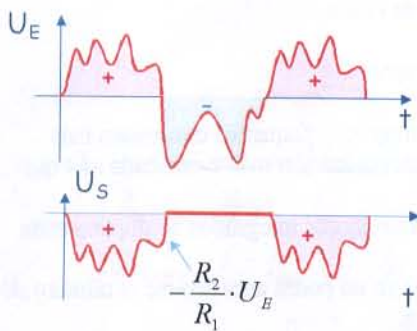
$$\text{COSTE} = 0.09 \Big|_{\text{NMOS}} \times 7 = 0.63 \text{ €}$$

Especifica el diagrama de conexión de la puerta para poder hacer uso de ella en un circuito añadiendo todos los terminales y componentes exteriores necesarios. (0.5 pto.)

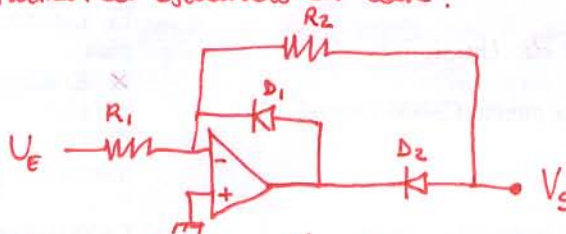
Elegimos la OPEN-DRAIN



3. Diseñe un circuito que obtenga la señal de salida U_S a partir de la señal de entrada U_E : (0.75 pto.)



Este circuito que se pide debería realizar la función de rectificadora de precisión de media onda de parte positiva similar al estudiado en clase.



que no es más que una configuración de amplificador inversor $V_{out} = -\frac{R_2}{R_1} V_{in}$ a la que se le introducen unos diodos de paso para limitar el funcionamiento para tensiones de entrada negativas

Cómo se denomina al circuito genérico que realiza esa función. (0.25 pto.)

Rectificador de precisión de media onda de parte positiva.

4. En un diseño se plantea conectar una salida de una puerta lógica de la familia 74AS con la entrada de varias puertas de la familia 74. Mediante los valores de la tabla se pretende responder a:

Parámetro	74HC	74	74LS	74S	74AS
$V_{IH}(\text{min})$ (V)	3,15	2	2	2	2
$V_{IL}(\text{max})$ (V)	1	0,8	0,8	0,8	0,8
$V_{OH}(\text{min})$ (V)	4,9	2,4	2,7	2,7	2,7
$V_{OL}(\text{max})$ (V)	0,1	0,4	0,4	0,5	0,5
$I_{IH}(\text{max})$	1 μA	40 μA	20 μA	50 μA	200 μA
$I_{IL}(\text{max})$	-1 μA	-1,6 mA	-400 μA	-2 mA	-2 mA
$I_{OH}(\text{max})$	-4 mA	-400 μA	-400 μA	-1 mA	-2 mA
$I_{OL}(\text{max})$	4 mA	16 mA	8 mA	20 mA	20 mA

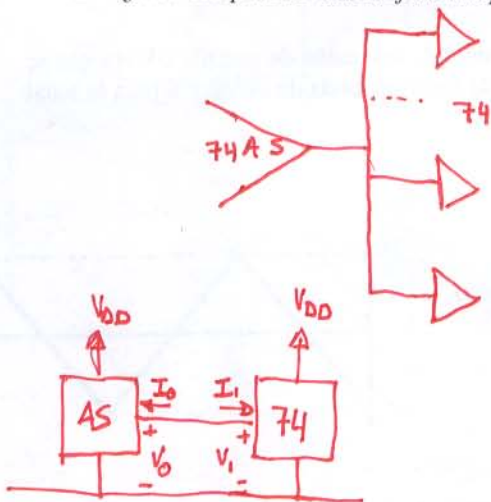
- ¿Qué significan las siglas 74 y 74AS? (0.5 pts.)

Repetir lo explicado en clase.

74AS - Advanced Schottky TTL
↳ low power + fast

74 - Familia standard TTL

- ¿Son compatibles ambas familias para el caso propuesto? (0.5 pts.)



$$\left. \begin{aligned} V_{OH}^{AS} = 2,7V &\rightarrow V_{IH}^{74} = 2V \\ V_{OL}^{AS} = 0,5V &\rightarrow V_{IL}^{74} = 0,8V \end{aligned} \right\} \text{en tensión son compatibles}$$

$$\left. \begin{aligned} I_{OH}^{AS} = -2mA &\rightarrow I_{IH} = 40\mu A \\ I_{OL}^{AS} = 20mA &\rightarrow I_{IL} = -1,6mA \end{aligned} \right\} \text{en corriente son compatibles}$$

!! luego son compatibles !!

- ¿Cuántas puertas de entrada de la familia 74S se pueden conectar a la salida de una puerta de la familia 74LS? (0.5 pts.)

Son compatibles en tensión las 74LS \rightarrow 74S, solo falta calcular el FANOUT

74AS \rightarrow 74

$$\text{FANOUT} = \min\left(\frac{I_{OH}}{I_{IH}}, \frac{I_{OL}}{I_{IL}}\right) = \min\left(\frac{2mA}{40\mu A}, \frac{20mA}{1,6mA}\right) = \min(50, 12,5) = 12$$

74LS \rightarrow 74S

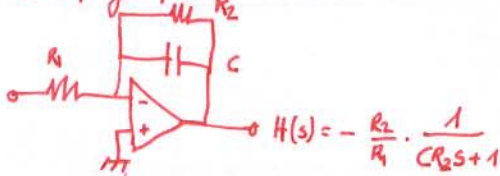
$$\text{FANOUT} = \min\left(\frac{I_{OH}^H}{I_{IH}^H}, \frac{I_{OL}^L}{I_{IL}^L}\right) = \min\left(\frac{-400\mu A}{50\mu A}, \frac{8mA}{2mA}\right) = \min(8, 4) = 4$$

5. Diseñar un circuito por etapas basado en amplificadores operacionales que tenga esta función de transferencia: $H(s) = \frac{-1508s}{s^2 + 6s + 5}$ (1 pto.)

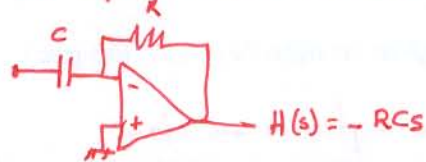
Descomponemos el denominador $s^2 + 6s + 5 = 0$ $s_{1,2} = \frac{-6 \pm \sqrt{6^2 - 4 \cdot 1 \cdot 5}}{2 \cdot 1} = \frac{-6 \pm \sqrt{4^2}}{2} = \frac{-6 \pm 4}{2} = \frac{-5}{2}, -1$

$$H(s) = \frac{-1508 \cdot s}{s^2 + 6s + 5} = \frac{-1508 \cdot s}{(s+5)(s+1)} = \underbrace{\frac{A}{s+5}}_{Bq1} \cdot \underbrace{\frac{B}{s+1}}_{Bq2} \cdot \underbrace{Cs}_{Bq3}$$

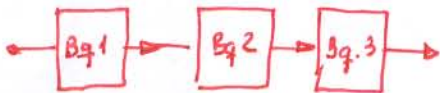
El Bq1 y Bq2 los realizaremos con



El Bq3 con un derivador

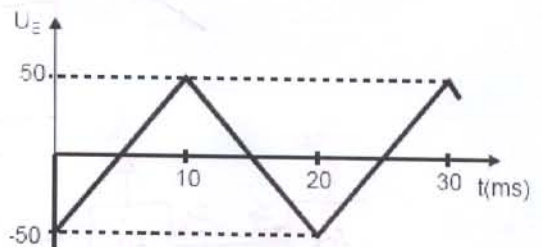
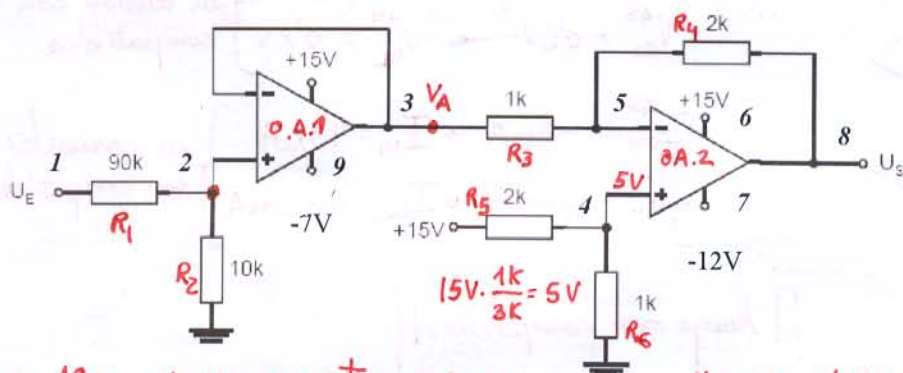


Como los 3 tienen H(s) negativos el producto de ambas nos da el signo negativo necesario



Ahora calcularemos los valores de R,C de todos los bloques para conseguir que el producto de las 3 funciones nos lleve al resultado $H(s) = -\frac{1508 \cdot s}{s^2 + 6s + 5}$

6. Para el circuito de la figura determinar los límites máximo y mínimo de la tensión de entrada U_E sin que se sature ninguno de los amplificadores operacionales. Representar la forma de onda de salida U_S para la señal de entrada indicada. (1 pto.)



$V_2 = \frac{10}{100} U_E = 0.1 \cdot U_E$ con saturación en $V_9 = -7 = 0.1 U_E \Rightarrow U_E = -70V$ que no se superan.

$U_S = 5V \cdot \left(1 + \frac{2K}{1K}\right) - \frac{2K}{1K} V_A = 15 - 2V_A = 15 - 2 \cdot \frac{U_E}{10} = 15 - 0.2 U_E$

Veamos si se satura con la tensión de entrada

$15 = 15 - 0.2 U_E \Rightarrow U_E = 0$ empieza a saturarse 0.A.2 !!

$U_E = 50 \rightarrow U_S = 15 - 0.2 \cdot 50 = 5V < 15$
 $U_E = -50 \rightarrow U_S = 15 - 0.2 \cdot (-50) = 25V !!$

Escribir el fichero de NEILIS1 para SPICE del circuito utilizando la numeracion de nodos que aparece en el esquema. (0.5 pts.) Describir las órdenes necesarias para realizar el cálculo de las tensiones nodales y un barrido de tensión para un supuesto generador DC conectado al nodo 1 entre 2 y 10 V en pasos de 0.1V en escala lineal. (0.5 pts.)

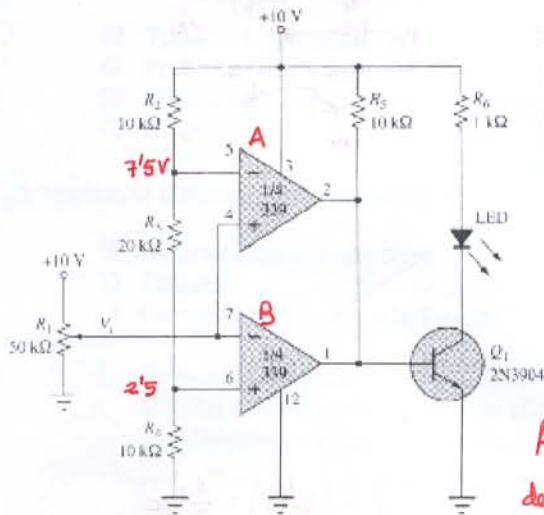
Ejercicio 6: Circuito

```
.include ./UA741.mod
VIN 1 0 DC 10V
R1 2 1 90K
R2 2 0 10K
R3 5 3 1K
R4 8 5 2K
R5 4 6 2K
R6 4 0 1K
V15 6 0 DC 15V
V-2 7 0 DC -12V
V-7 9 0 DC -7V
XA01 2 3 3 6 9 UA741
XA02 4 5 8 6 7 UA741
```

```
UA741.mod
{ X V+ V- OUT VCC+ VCC-
```

```
.control
OP
DC Vin 2V 10V 0.1V
.endc
.end.
```

7. Describir el funcionamiento del circuito suponiendo que el cursor del potenciómetro R1 permite que $V_i = K*(+10V)$ con $0 \leq K \leq 1$. (1 pts.)



El comparador 339 es un comparador OPEN-DRAIN que activa su salida mediante un TIR cuando $V^+ > V^-$ y para poder usarlo necesitaremos una resistencia de PULL-UP que en este caso es R_5 .

El BJT Q_1 se activará siempre que $V_i > V_{pin 5}$ o $V_i < V_{pin 6}$

$$V(\text{pin 5}) = 10 \cdot \frac{20 + 10K}{20 + 10 + 10K} = 10 \cdot \frac{3}{4} = \frac{5 \cdot 2 \cdot 3}{2 \cdot 2} = \frac{15}{2} = 7.5V$$

$$V(\text{pin 6}) = 10 \cdot \frac{10K}{40K} = 10 \cdot \frac{1}{4} = \frac{5 \cdot 2}{2 \cdot 2} = 2.5V$$

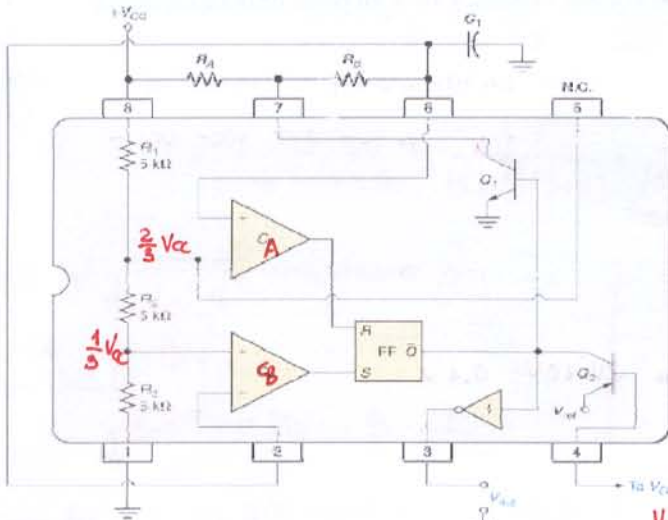
Así pues, el LED estará encendido siempre y cuando las salidas de los comparadores no se activen porque llevarán a Q_1 al corte.

A estará activo si $V_{in} > 7.5V \rightarrow$ apaga el LED
 B " " si $V_{in} < 2.5V \rightarrow$ " el LED

El funcionamiento completo será:

$$2.5 < V_{in} < 7.5 \Rightarrow \text{LED ON}$$

8. Obtenga la forma de onda a la salida del circuito. (0.5 pto.) Calcule el periodo de la señal de salida. (0.5 pto.)

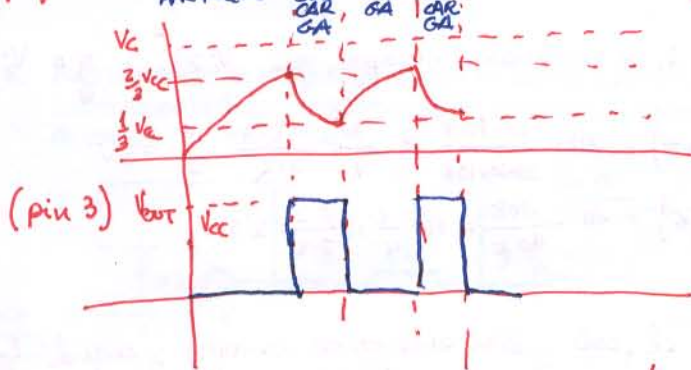


Este circuito se ha estudiado en clase. Hace uso del integrado 555. Su configuración es estable con alimentaciones no simétricas entre V_{cc} (pin 8) y GND (pin 1)

En un inicio suponemos C_1 descargado con lo que $V(C_1) = 0V$. por lo tanto $V_{CA}^+ < V_{CA}^-$ y por lo tanto hacemos un RESET al bistable FF que no varía el estado inicial \bar{Q} que sigue a 0

por lo tanto C_1 se carga a través de R_A hasta una tensión $V_{C_1} = \frac{2}{3}V_{cc}$ donde C_1 varía su salida y pasa a V_{cc} y por lo tanto hace un RESET que hace bascular al bistable a $\bar{Q} = 1$ lo que implica la activación del BJT- Q_1 que conlleva la descarga de C_1 a través de R_B desde $V_{C_1} = \frac{2}{3}V_{cc}$ a $V_{C_1} = \frac{1}{3}V_{cc}$

la gráfica de señales en el dominio del tiempo es:



$$\begin{aligned} \text{Carga } V_C^1(t) &= V_{cc} \left(1 - e^{-\frac{t}{(R_A+R_B)C}} \right) \rightarrow t_{car} \rightarrow t \left\{ \begin{array}{l} V_C^1(t) = \frac{1}{3} V_{cc} \\ \text{hasta} \\ V_C^1(t) = \frac{2}{3} V_{cc} \end{array} \right. \quad t^1 = \ln 2 \cdot C \cdot \left(\frac{R_A}{R_B} \right) \\ \text{Descarga } V_C^2(t) &= V_{cc} \left(e^{-\frac{t}{R_B C}} \right) \rightarrow t_{desc.} \rightarrow t \left\{ \begin{array}{l} V_C^2(t) = \frac{2}{3} V_{cc} \\ V_C^2(t) = \frac{1}{3} V_{cc} \end{array} \right. \quad t^2 = \ln 2 \cdot C \cdot R_B \end{aligned}$$

$$\text{Periodo} = t^1 + t^2 = \ln 2 \cdot C \cdot (R_A + R_B) + \ln 2 \cdot C \cdot (R_B) = (R_A + 2R_B) \cdot C \cdot \ln 2$$